Docket No.: SON-2959

(PATENT)

Robert S. GREY) Roy No. 41,800

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:

Motoyasu YANO et al

Art Unit: N/A

Application No.: Not Yet Assigned

Filed: March 15, 2004

For: IMAGE DISPLAY DEVICE, DRIVE CIRCUIT

DEVICE AND DEFECT DETECTION
METHOD OF LIGHT-EMITTING DIODE

CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENTS

MS Patent Application Commissioner for Patents P.O. Box 1450 Alexandria, VA 22313-1450

Dear Sir:

Applicant hereby claims priority under 35 U.S.C. 119 based on the following prior foreign application filed in the following foreign country on the date indicated:

Country	Application No.	Date
Japan	P2003-100117	April 3, 2003

In support of this claim, a certified copy of the said original foreign application is filed herewith.

Dated: March 15, 2004

Respectfully submitted,

Ronald P. Kananen Registration No.: 24,104

(202) 955-3750

Attorneys for Applicant



日本国特許庁 JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 Date of Application:

2003年 4月 3日

出 願 番 号 Application Number:

特願2003-100117

[ST. 10/C]:

Applicant(s):

[JP2003-100117]

出 願 人

ソニー株式会社

2004年 2月 4日

特許庁長官 Commissioner, Japan Patent Office





1

【書類名】

特許願

【整理番号】

0290285904

【提出日】

平成15年 4月 3日

【あて先】

特許庁長官殿

【国際特許分類】

H09G 3/04

H09G 3/14

H04N 5/66 103

【発明者】

【住所又は居所】

東京都品川区北品川6丁目7番35号 ソニー株式会社

内

【氏名】

矢野 元康

【発明者】

【住所又は居所】

東京都品川区北品川6丁目7番35号 ソニー株式会社

内

【氏名】

高木 祐一

【発明者】

【住所又は居所】

東京都品川区北品川6丁目7番35号 ソニー株式会社

内

【氏名】

小松 禎浩

【発明者】

【住所又は居所】

東京都品川区北品川6丁目7番35号 ソニー株式会社

内

【氏名】

鈴木 満

【発明者】

【住所又は居所】

東京都品川区北品川6丁目7番35号 ソニー株式会社

内

【氏名】

川瀬 正隆



【特許出願人】

【識別番号】

000002185

【氏名又は名称】 ソニー株式会社

【代理人】

【識別番号】

100094053

【弁理士】

【氏名又は名称】

佐藤 隆久

【手数料の表示】

【予納台帳番号】

014890

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【包括委任状番号】 9707389

【プルーフの要否】

要



【書類名】 明細書

【発明の名称】 画像表示装置、駆動回路装置および発光ダイオードの不良検出 方法

【特許請求の範囲】

【請求項1】

画像表示面に対し所定の配列で配置された複数の発光ダイオードと、

不良検出モードを示す信号の入力に応じて、前記複数の発光ダイオードに順方 向電圧以下のオフ領域で一定電流を流し、当該一定電流を流した時に現出する発 光ダイオードの端子間電圧を検出する電圧検出部と、

前記電圧検出部の検出結果に基づいて前記複数の発光ダイオードの中から不良 を電気的に検出する不良検出部と、

を有する画像表示装置。

【請求項2】

一方向に直列接続され、それぞれが所定数の前記発光ダイオードを駆動する複数の駆動回路に、各々前記電圧検出部を具備し、

前記不良検出部は、前記駆動回路の水平方向の並びごとに、前記発光ダイオードの前記端子間電圧を示すデータを複数の駆動回路間でシリアルに転送させ、駆動回路間を転送されるごとに端子間電圧の情報が付加され最終段の駆動回路から出力されるデータに基づいて、前記不良を前記水平方向の並びごとに検出する

【請求項3】

前記電圧検出部は、

前記発光ダイオードに直列接続されている電流源と、

前記電流源に前記一定電流が流れることにより前記端子間電圧に比例して変化する発光ダイオードの一方端子の電圧を、入力される基準電圧と比較する比較器と、を有し、

前記不良検出部は、前記駆動回路の水平方向の並びに対する前記不良の検出を 、前記基準電圧をステップ状に変化させながら複数回繰り返す

請求項2に記載の画像表示装置。

請求項1に記載の画像表示装置。



【請求項4】

前記不良検出部は、

前記所定数の発光ダイオードに対応した前記比較器の出力の論理演算を実行し、当該論理演算の結果を前記不良の可能性がある特異点の有無を示す2値データとして出力する論理演算部と、

前記論理演算部から出力された前記 2 値データを、前段の不良検出部から 入力されるデータに付加し、次段の不良検出部に送る転送レジスタと、

を有する請求項3に記載の画像表示装置。

【請求項5】

前記不良検出部は、前記基準電圧を所定ステップで順次変化させながら前記複数回の不良の検出を行うことにより前記端子間電圧の分布を測定し、端子間電圧の前記分布において、その低電圧側端から離れた位置に端子間電圧が存在する発光ダイオードを、ショート不良またはショートとなる可能性が高い不良と判定する

請求項3に記載の画像表示装置。

【請求項6】

前記不良検出部は、前記基準電圧を所定ステップで順次変化させながら前記複数回の不良の検出を行うことにより前記端子間電圧の分布を測定し、端子間電圧の前記分布において、その高電圧側端から離れた位置に前記端子間電圧が存在する発光ダイオードを、オープン不良またはオープンとなる可能性が高い不良と判定する

請求項3に記載の画像表示装置。

【請求項7】

画像表示面に対し所定の配列で配置された複数の発光ダイオードと、

不良検出モードを示す信号の入力に応じて、前記複数の発光ダイオードに一定 電流を流し、当該一定電流を流した時に現出する発光ダイオードの端子間電圧を 検出する電圧検出部と、

前記電圧検出部の検出結果に基づいて前記端子間電圧の分布から離れた孤立点 を求めることにより、前記複数の発光ダイオードの中から不良を電気的に検出す



る不良検出部と、

を有する画像表示装置。

【請求項8】

所定数の発光ダイオードを駆動する駆動回路装置であって、

不良検出モードを示す信号の入力に応じて、前記所定数の発光ダイオードに順 方向電圧以下のオフ領域で一定電流を流し、当該一定電流を流した時に現出する 発光ダイオードの端子間電圧の違いにより前記複数の発光ダイオードの中から不 良を電気的に検出するための端子間電圧データを出力する電圧検出部を有する 駆動回路装置。

【請求項9】

前記電圧検出部は、

前記発光ダイオードに直列接続された電流源と、

前記電流源に前記一定電流が流れることにより前記端子間電圧に比例して変化する発光ダイオードの一方端子の電圧を、入力される基準電圧と比較する所定数の比較器と、

を有する請求項8に記載の駆動回路装置。

【請求項10】

前記所定数の比較器の出力の論理演算を実行し、当該論理演算の結果を前記不 良の可能性がある特異点の有無を示す2値データとして出力する論理演算部と、

前記論理演算部から出力された前記 2 値データを入力されるデータに付加し、 出力する転送レジスタと、

をさらに有する請求項9に記載の駆動回路装置。

【請求項11】

複数の発光ダイオードから不良を検出する不良検出方法であって、

前記複数の発光ダイオードに順方向電圧以下のオフ領域で一定電流を流し、当該一定電流を流した時に現出する発光ダイオードの端子間電圧に比例して変化する一方端子の電圧を発光ダイオードごとに基準電圧と比較する第1のステップと

前記基準電圧を変化させながら前記第1のステップを複数回繰り返す第2のス



テップと、

前記複数回の比較の結果に基づいて、前記複数の発光ダイオードの中から不良 を電気的に特定する第3のステップと、

を含む発光ダイオードの不良検出方法。

【請求項12】

前記第1および第2のステップでは、前記基準電圧を所定ステップで順次変化 させながら前記複数回の比較を行うことにより前記端子間電圧の分布を出力し、

前記第3のステップでは、端子間電圧の前記分布において、その低電圧側端から離れた位置に端子間電圧が存在する発光ダイオードを、ショート不良またはショートとなる可能性が高い不良と判定する

請求項11に記載の発光ダイオードの不良検出方法。

【請求項13】

前記第1および第2のステップでは、前記基準電圧を所定ステップで順次変化させながら前記複数回の比較を行うことにより前記端子間電圧の分布を出力し、

前記第3のステップでは、端子間電圧の前記分布において、その高電圧側端から離れた位置に端子間電圧が存在する発光ダイオードを、オープン不良またはオープンとなる可能性が高い不良と判定する

請求項11に記載の発光ダイオードの不良検出方法。

【発明の詳細な説明】

 $[0\ 0\ 0\ 1]$

【発明の属する技術分野】

本発明は、複数の発光ダイオードから不良を検出する機能を備えた画像表示装置、および、ドライバIC等の駆動回路装置、並びに、発光ダイオードの不良検出方法に関する。

[0002]

【従来の技術】

屋内外の各種イベント行事あるいは屋内外の球技場などのスポーツ施設では、スポーツ実況、TV中継または広告宣伝の表示を行うために、表示素子としてLEDを使用した映像および情報の画像表示装置(以下、LEDディスプレイとい



う)が使用されている。LEDディスプレイでは、表示セルがm行 n 列の単位画素で構成されている。ディスプレイの色表示は、単一色表示やカラー表示などがある。カラー表示の場合は、赤(R),緑(G),青(B)の3つのLEDから単位画素が構成される。

[0003]

ところで、上記した種々の用途に用いられるLEDディスプレイは、一般的に 非常に大型で、設置場所も高所になる。

[0004]

【発明が解決しようとする課題】

LEDをディスプレイ基板へ実装し動作させる出荷テスト時や、ディスプレイを使用場所に設置し運用している途中に、ほこりや温度、湿度変化などによりLEDの電気的接続がショートやオープンに近い状態になる場合がある。この場合、不良状態にあるLEDは、その輝度が良品の輝度より高すぎる或いは低すぎる、さらに全く点灯しないなどの諸症状を示し、これによりディスプレイの画像品位の低下をもたらす。ディスプレイには数多くのLEDが配置されているが、その輝度により不良のLEDを特定することは可能である。しかし、上記した用途に用いる大型のLEDディスプレイの場合、そのLED数量の多さから、出荷テスト時に輝度の違いにより不良のLEDを特定する事は非常に難しい。また、一旦使用場所に設置された後に不良のLEDを交換する場合、例えば直接太陽光が当たった状態でLEDの輝度の良否を判断しなければならず、そのような使用環境下での良否判定が難しい場合がある。さらに、設置場所が高所である場合、不良のLEDの交換に多大の労力およびメンテナンスコストがかかってしまう。

以上の理由により、不良のLED、あるいは不良となる可能性が高いLEDを 、出荷前あるいは使用場所に設置後に、予め電気的に検出する方法が強く望まれ ていた。

[0005]

本発明の第1の目的は、発光ダイオード(LED)の不良検出を電気的に行う ことができる構成を有している画像表示装置、およびドライバIC等の駆動回路 装置を提供することにある。



本発明の第2の目的は、不良検出を電気的に行うことができる発光ダイオード の不良検出方法を提供することにある。

[0006]

【課題を解決するための手段】

本発明に係る第1の画像表示装置は、上記第1の目的を達成するためのものであり、画像表示面に対し所定の配列で配置された複数の発光ダイオードと、不良検出モードを示す信号の入力に応じて、前記複数の発光ダイオードに順方向電圧以下のオフ領域で一定電流を流し、当該一定電流を流した時に現出する発光ダイオードの端子間電圧を検出する電圧検出部と、前記電圧検出部の検出結果に基づいて前記複数の発光ダイオードの中から不良を電気的に検出する不良検出部と、を有する。

[0007]

本発明に係る第2の画像表示装置は、上記第1の目的を達成するためのものであり、画像表示面に対し所定の配列で配置された複数の発光ダイオードと、不良検出モードを示す信号の入力に応じて、前記複数の発光ダイオードに一定電流を流し、当該一定電流を流した時に現出する発光ダイオードの端子間電圧を検出する電圧検出部と、前記電圧検出部の検出結果に基づいて前記端子間電圧の分布から離れた孤立点を求めることにより、前記複数の発光ダイオードの中から不良を電気的に検出する不良検出部と、を有する。

[0008]

本発明に係る駆動回路装置は、上記第1の目的を達成するためのものであり、 所定数の発光ダイオードを駆動する駆動回路装置であって、不良検出モードを示 す信号の入力に応じて、前記所定数の発光ダイオードに順方向電圧以下のオフ領 域で一定電流を流し、当該一定電流を流した時に現出する発光ダイオードの端子 間電圧の違いにより前記複数の発光ダイオードの中から不良を電気的に検出する ための端子間電圧データを出力する電圧検出部を有する。

[0009]

本発明に係る発光ダイオードの不良検出方法は、上記第2の目的を達成するためのものであり、複数の発光ダイオードから不良を検出する不良検出方法であっ



て、前記複数の発光ダイオードに順方向電圧以下のオフ領域で一定電流を流し、 当該一定電流を流した時に現出する発光ダイオードの端子間電圧に比例して変化 する一方端子の電圧を発光ダイオードごとに基準電圧と比較する第1のステップ と、前記基準電圧を変化させながら前記第1のステップを複数回繰り返す第2の ステップと、前記複数回の比較の結果に基づいて、前記複数の発光ダイオードの 中から不良を電気的に特定する第3のステップと、を含む。

[0010]

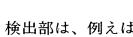
本発明に係る第1の画像表示装置および不良検出方法によれば、不良検出モードを示す信号が入力されると、電圧検出部が、画像表示面に対し所定の配列で配置された複数の発光ダイオードに順方向以下のオフ領域で一定電流を流す。これにより発光ダイオードの端子間に、ダイオード特性に応じた端子間電圧が現出する。端子間電圧の検出は、例えば、端子間電圧に比例した発光ダイオードの一方端子の電圧を基準電圧と比較することにより行う(第1のステップ参照)。電圧検出部は、例えば、基準電圧を低い方又は高い方から変化させながら、上記端子間電圧と基準電圧との大小関係の測定(電圧比較)を繰り返す(第2のステップ参照)。

この複数回の比較の結果に基づいて、不良検出部が不良、あるいは、不良となる蓋然性が高い異常品(本発明では、この異常品を含めて「不良」という)を検出する。本発明では、ダイオードの順方向電圧、即ちVf以下のオフ領域で端子間電圧を検出するため、その検出感度が高く、例えば、端子間電圧のデータから不良の可能性が高い特異点のデータが容易に検出される。

[0011]

また、特に本発明の第2の画像表示装置によれば、良品の発光ダイオード端子間電圧分布において、その分布端から離れた孤立点が存在する場合、この孤立点を不良の発光ダイオード、或いは、経時変化により不良となる可能性が高い発光ダイオードと判断する。例えば、分布下端よりさらに電圧が低い位置に孤立点がある場合、この孤立点をショート不良或いはショート不良の蓋然性が高い不良と判断する。逆に、分布上端よりさらに電圧が高い位置に孤立点がある場合、この孤立点をオープン不良或いはオープン不良の蓋然性が高い不良と判断する。不良

8/



検出部は、例えばこのような方法により、前記複数の発光ダイオードの中から不 良を電気的に特定する。

[0012]

【発明の実施の形態】

以下、本発明の実施の形態を、カラー表示可能なLEDディスプレイを例として図面を参照しながら説明する。

[0013]

[第1の実施の形態]

図1は、LED端子間の電流-電圧特性を示すグラフである。

LEDディスプレイ使用時にLEDに流す電流は、約1mA~80mAである(図1に示す(a)の部分)。この動作領域は、電流変化に対して電圧変化が小さい。これに対し、順方向電圧Vf以下のオフ領域(図1に示す(b)の部分)は、電流変化に対して電圧変化が大きい。このため、このオフ領域で、ある一定の電流をLEDに流すことにより、検出感度を高めることができる。本実施の形態では、オフ領域においてLEDの端子間電圧を検出し、検出した端子間電圧の違いより、電気的接続がショートやオープンに近い不良状態、あるいは、将来的にショートやオープンとなる蓋然性が高い準不良状態のLEDを特定する。

電流変化に対して電圧変化は、オフ領域のうち電流が約 100μ A以下の領域で更に大きく、このため本実施の形態では、この電流が約 100μ A以下の領域で端子間電圧を検出することが、さらに望ましい。なお、オフ領域の定義では、図1に示すように横軸のみ対数メモリであるグラフ上で(a)の通常使用領域からの外挿線が電圧軸と交わる点で順方向電圧値Vfを求めている。但し、本発明では、この方法に限定されるものではなく、ダイオードの順方向電圧値Vfの種々ある定義を用いることができる。

$[0\ 0\ 1\ 4\]$

図2および図3は、本実施の形態で使用可能な、端子間電圧を検出する電圧検 出回路を示す図である。

図2に示す電圧検出回路1Aは、LEDのコモン接続側をアノード側としたア ノードコモン接続型の電圧検出回路である。電圧検出回路1Aは、LEDである

9/



発光ダイオードDのアノードと接地電圧との間に接続された電源2と、発光ダイオードDのカソードと接地電圧との間に接続された定電流源3と、コンパレータ4とを有する。コンパレータ4の「+」入力端子に発光ダイオードDのカソード(電圧:Vk)が接続されている。また、コンパレータ4の「-」入力端子とダイオードDのアノードとの間に、電圧値が変化可能な基準電圧Vrefの供給手段5が図示した向きで接続されている。基準電圧Vrefの供給手段5は電圧検出回路1Aに内蔵されたものであってもよいし、また、基準電圧Vrefを外部から供給する手段であってもよい。なお、発光ダイオードDのアノードとカソード間に、通常の画像表示モードにおいて、表示すべき画像の映像信号に応じて発光ダイオードに所定の電流を流すドライバ(DRV)6が接続されている。

[0015]

ドライバ6、並びに、上述した定電流源3および基準電圧供給手段5は、モード切替信号Modeにより制御される。モード切替信号Modeが「画像表示モード」を示す場合、定電流源3および基準電圧供給手段5は起動を停止され、ドライバ6のみ起動される。このため、映像信号に応じた輝度で発光ダイオードDが発光する。

[0016]

これに対し、モード切替信号Modeが「不良検出モード」を示すときは、逆に、ドライバ6の起動が停止され、定電流源3および基準電圧供給手段5が起動される。このため、電源2の電圧Vaによりバイアスされた発光ダイオードDに一定電流Iが流れる。この一定電流Iは、望ましくは約100μA以下の微小電流であり、このため検出感度が高い微小電流領域での端子間電圧Vdの検出が可能となる。本例における検出方法は、一定の微小電流Iを流しているときの発光ダイオードDの一方端子の電圧、ここではカソード電圧Vkと、電圧Vaと基準電圧Vrefとの差(Va-Vref)とをコンパレータ4により比較する。カソード電圧Vkは(Va-Vd)であることから、電圧Vaは相殺され、結局、コンパレータ出力OutはA(Vref-Vd)となる。ここで、Aはコンパレータの増幅度である。コンパレータ出力Outは、発光ダイオードDの端子間電圧Vdが基準電圧Vrefより小さいときはハイレベル「H」の電位をとり、端



子間電圧Vdが基準電圧Vref以上のときはローレベル「L」の電位をとる。

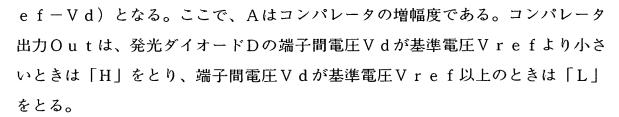
$[0\ 0\ 1\ 7]$

図3に示す電圧検出回路1Bは、LEDのコモン接続側をカソード側としたカソードコモン接続型の電圧検出回路である。LEDである発光ダイオードDのカソードは接地されている。電圧検出回路1Bは、発光ダイオードDのアノードと接地電圧との間に直列接続された定電流源3および電源2と、コンパレータ4とを有する。コンパレータ4の「+」入力端子と接地電圧との間に、電圧値が変化可能な基準電圧Vrefの供給手段5が接続されている。また、コンパレータ4の「一」入力端子に、発光ダイオードDの一方端子、ここではアノード(電圧:Vd)が接続されている。基準電圧Vrefの供給手段5は電圧検出回路1Bに内蔵されたものであってもよいし、また、基準電圧Vrefを外部から供給する手段であってもよい。なお、発光ダイオードDのアノードとカソード間に、通常の画像表示モードにおいて、表示すべき画像の映像信号に応じて発光ダイオードに所定の電流を流すドライバ(DRV)6が接続されている。

[0018]

ドライバ6、並びに、上述した定電流源3および基準電圧供給手段5は、モード切替信号Modeにより制御される。モード切替信号Modeが「画像表示モード」を示す場合、定電流源3および基準電圧供給手段5は起動を停止され、ドライバ6のみ起動される。このため、映像信号に応じた輝度で発光ダイオードDが発光する。

[0019]



[0020]

特に図示しないが、LEDディスプレイの画像表示面に発光ダイオードDが多数配置され、その駆動回路装置としてのドライバICが設けられている。上述した構成の電圧検出回路1Aまたは1Bは、このドライバIC内に形成されている。但し、1つのドライバICで駆動するLED数は任意であり、それに応じて、電圧検出回路1Aまたは1Bの実施の態様も種々存在する。図2および図3は、1つの発光ダイオードDごとに電圧検出回路1Aまたは1Bを設けた場合を示すが、複数の発光ダイオードDごとに電圧検出回路を設けることもできる。その場合、複数の発光ダイオードから不良検出を行う発光ダイオードを選択する選択回路がさらに必要となる。

[0021]

ドライバICは、図4に示すように、さらに、電圧検出回路の検出結果(コンパレータ出力〇ut)を基に不良のダイオードを特定する不良検出回路10を有する。図4において、複数の電圧検出回路1−1,1−2,…,1−nは、図2または図3に示す回路1Aまたは1Bの何れかから構成されている。不良検出回路1−1,1−2,…,1−nの出力〇ut1,0ut2,…,〇utNを入力し、これらの値に基づいて端子間電圧Vdの分布を調べる。分布を調べるために不良検出回路10は、電圧検出回路1−1,1−2,…,1−nに供給する基準電圧Vrefを、例えば電圧値が低い方から始めて高い方に所定ステップずつ変化させながら、その都度、電圧検出回路の出力〇ut1,Out2,…,OutNを入力し、この操作を必要な回数繰り返す。その結果、端子間分布Vdの分布において、分布端から離れた端子間電圧が存在するときは、その孤立した端子間電圧の発光ダイオードを不良、または、不良の蓋然性が高い不良として特定する。より詳細には、分布下端よりさらに電圧が低い孤立した端子間電圧がある場合、その端子間電圧の発光ダイオードをショート不良



、または、ショート不良の蓋然性が高い不良として特定する。あるいは、分布上端よりさらに電圧が高い孤立した端子間電圧がある場合、その端子間電圧の発光ダイオードをオープン不良、または、オープン不良の蓋然性が高い不良として特定する。これらの不良検出結果は、信号S10として不良検出回路10から出力される。この信号S10により、LEDディスプレイ中のどの発光ダイオード(LED)が不良であるかが電気的に分かるため、不良のLEDを交換することが容易となる。

[0022]

[第2の実施の形態]

第2の実施の形態では、デイジーチェーンモード(daisy chain mode)のトークン(token)渡し形式により発光データを転送するLEDディスプレイに、第1の実施の形態に示す不良検出方法を適用した場合を説明する。

[0023]

図5は、画像表示面のLED配列を模式的に示す図である。また、図6は、LEDのドライバICおよびコントローラの接続関係を示すブロック図である。

図 5 に示す画像表示面 2 0 に、赤(R),緑(G),青(B)の 3 つの L E D から構成されている単位画素 2 1 i_k (i=1, 2, …, m、k=1, 2, …, n)が m行 n 列配置されている。ここで赤色の L E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E D E

$[0\ 0\ 2\ 4]$

これらのLEDを駆動するドライバICは、本発明の"駆動回路装置"の実施の形態を構成するものであり、所定数の単位画素群内でLEDの色ごとに設けられている。図6に示す例では、1行の前半のk個の単位画素群と後半の(n-k)個の単位画素群のそれぞれで、RGBの色ごとにドライバICが設けられている。ここで、例えば、j(j=1~m)番目の行の前半の単位画素群において、赤色LEDを駆動するドライバICをDRIC j R 1、緑色LEDを駆動するドライバICをDRIC j B 1 と表記している。また、j 番目の行の後半の単位画素群において、赤色LEDを駆動するドライバICをDRIC j B 2 表記している。また、j 番目の行の後半の単位画素群において、赤色LEDを駆動するドライバICをDRIC j R 2、緑色LEDを駆動するドライバI



CをDRICjG2、青色LEDを駆動するドライバICをDRICjB2と表記している。

このようなドライバICの割り当ては、LEDの種類によって、その順方向電 EVfや流す電流が異なる為である。ドライバICに並列に接続されたLEDの バイアス用の電源は、RGBの色ごとにVR、VG、VBといった異なる値の電 圧を印加可能である。これらの電圧値は、第1の実施の形態で述べた電源電圧V aに相当する。

[0025]

なお、図6に示す例では、説明の便宜上、行を前半と後半に分けて駆動することとしたが、通常は、もっと細かな単位で行を分けて駆動される。但し、画素数が比較的少ない場合等にあっては、1行全てのLEDをRGBごとに駆動してもよい。また、単色表示の場合、或いは、他のデータ転送方式の場合、それぞれ所定数の行と列からなるLED群を一括して或いはRGBごとに駆動することも可能である。さらに、上記何れの場合においても、LEDを駆動する電流を複数設定できる機能を有するドライバICを用いれば、1つのドライバICで異なる色のLEDを駆動することも可能である。

[0026]

コントローラ30が、各行の初段および最終段のドライバIC、即ち、1行目のドライバIC(DRIC1R1とDRIC1B2)、…、j行目のドライバIC(DRIC DRICjB2)、…、m行目のドライバIC(DRIC mR1とDRICmB2)に接続されている。コントローラ30は、各行の初段のドライバICに、その後段に接続された全部のドライバICに関するデータを、そのLEDおよび駆動回路の接続順番に合わせて順次シリアル転送する。

$[0\ 0\ 2\ 7]$

コントローラ30が送信するデータは、各LEDの輝度などの発光パラメータのデータおよび各種制御データである。

LEDの発光パラメータのデータは、例えば、LEDに電流を"流す"又は"流さない"を指定する"1"又は"0"のデータを含む。LEDを駆動する電流をデータにて設定できる機能を有するドライバICの場合は、その電流値のデー



タも、この発光パラメータのデータに含まれる。

制御データは、モード設定データを含む。モード設定データとは、通常動作時にLEDを1回発光または連続発光させる通常動作モードと、不良検出モードなどの他のモードとを切替えるデータを言い、第1の実施の形態で述べたモード切替信号Mode(図2および図3参照)のデータを含む。また、制御データは、LEDの端子間電圧Vdの検出回路1Aまたは1B内のコンパレータ4(図2および図3参照)に入力する基準電圧Vrefとして、アナログーディジタル変換器(DAC)の出力Vdacのデータを含む。さらに、制御データは、LEDの端子間電圧Vdの検出データ、イネーブル信号ENおよびクロック信号CLKを含む。なお、図2または図3に示す一定電流Iを変更可能にした場合、この電流Iを順方向電圧Vf以下のオフ領域内で変更することができる。この場合、その電流変更の情報が制御データに含まれる。

これらの制御データおよびLEDの輝度データは、各行内をシリアル転送されてLEDディスプレイの発光又は不良検出に等に供せられた後、最終段のドライバICからコントローラ30に戻される構成となっている。但し、クロック信号 CLKについては行内のドライバICにパラレルに供給する構成でもよい。

[0028]

図7は、クロック信号をパラレル供給する構成において、任意の1行のドライバICの並びとコントローラとの接続関係を一般化して示す回路ブロック図である。また、図8は、この図7に示すドライバIC内の回路構成を詳細に示す回路図である。なお、これらの一般化した図7および図8では、ドライバICを、初段から順次[A],[B],[C],…,[X]と表記している。また、図8では、ドライバIC[A]の構成のみ示すが、他のドライバICも同様に構成されている。

[0029]

図8に示すように、各ドライバICは、接続されるLEDの個数 k に応じた数のフリップフロップ 41-1, 41-2, 41-3, …, 41-(k-1), 41-k を直列接続させてなるシフトレジスタを有する。フリップフロップ 41-1, 41-2, 41-3, …, 41-(k-1) の各データ出力端子(Q)のそ

れぞれが、次段のフリップフロップのデータ入力端子(D)に接続されている。 これらの接続中点、および、最終段のフリップフロップ41-kのデータ出力端 子(Q)が、LEDの接続端子43-1, 43-2, …, 43-(k-1), 4 3-kに順次接続されている。これらk個のフリップフロップのクロック入力は 、2入力のアンドゲート44の出力に接続されている。アンドゲート44の一方 入力がクロック信号CLKIの供給端子45に接続され、その他方入力がイネー ブル信号ENIの入力端子46に接続されている。イネーブル信号ENIの供給 端子46と出力端子47との間に所定時間イネーブル信号のハイレベル|H」を 維持するために、例えばクロックパルスを計数するカウンタ(CONT)48が 接続されている。また、データ信号SDIの入力端子42と出力端子49との間 に、LEDの端子間の電圧検出回路(Vd. DET)1が接続されている。電圧 検出回路 1 は、前記したLEDの接続端子 4 3 - 1 , 4 3 - 2 , …, 4 3 - (k-1), 43_{-k} 、および、バイアス用電源電圧Va(VR, VGまたはVB) の供給端子50に接続されている。また、電圧検出回路1に、コントローラ30 内のDACにより生成された基準電圧Vdac、および、モード切替信号Mod eが供給されている。なお、基準電圧Vdacおよびモード切替信号Modeの 供給線は、図6および図7においては省略している。

ところで、図8においては、基準電圧Vdacおよびモード切替信号ModeをドライバIC外部から供給しているが、これらをドライバIC内部で生成することもできる。この場合、各ドライバICは、たとえば、基準電圧Vdacを生成するDAC、および、モード切替信号Modeを出力するモード切替信号判別回路等を具備している。

[0030]

3, …, 41-(k-1) , 41-k に入力した映像信号 SDI に応じた発光パラメータとして、例えば輝度データが順送りされ、その結果、k 個のLEDが発光パラメータに応じて発光する。

入力イネーブル信号ENIがハイレベル「H」の期間は、カウンタ48が所定数のクロックパルス数をカウントすることにより監視されている。カウンタ48は、例えば、そのイネーブル「H」期間の終了間際に上記所定数のクロックパルスを検出すると、直ぐに、カウンタ出力をローレベル「L」から「H」に立ち上げる。このレベル変化(出力イネーブル信号ENO(A))が、新たな入力イネーブル信号ENI(B)として次段のドライブIC[B]に入力される。このため、ほぼ遅延なくイネーブル「H」期間が順送りされ、この期間内にドライブIC[B]に接続されたLEDが発光する。

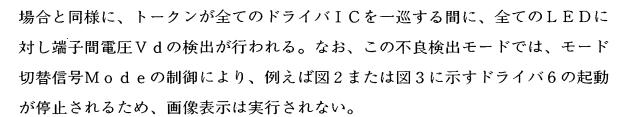
[0031]

これら一連の動作は、次のドライブIC [C]、および、図7において省略した中間のドライブIC([D], [E], …)、並びに、最終段のドライバIC [X]で順次繰り返された後、最終段から出力イネーブル信号ENO(X)がコントローラ30に戻され、さらに、次の行の初段のドライバICへと引き継がれてゆく。

この1行のデータ転送動作をm回繰り返すことによって全てのドライバICに対しデータ転送が終了すると、その時点で、1画面の表示が完了する。このデータ転送形式では、ドライバICの優先情報(トークン)であるイネーブル信号の「H」データ、および、映像データが環状に回っており、各ドライバICは、トークンを受け取っているイネーブル「H」期間の間だけ画像表示を行う。このため、配線の引き回しが少なく簡易な構成によって、映像信号のスキャンを行うことができる。

[0032]

一方、モード切替信号Modeが「不良検出モード」を示すことを電圧検出回路1が検知した場合、電圧検出回路1によってLEDの端子間電圧Vdの検出動作が行われる。この端子間電圧の検出動作も、トークンを受け取っている期間、即ちイネーブル信号ENの「H | 期間で実行される。このため、上記画像表示の



[0033]

図9は、電圧検出回路1の構成を示す回路ブロック図である。また、図10は 、電圧検出回路1内の論理演算部の詳細を示す回路ブロック図である。

図9に示す電圧検出回路1では、図2に示すアノードコモン接続のダイオード D、電源2、定電流源3、コンパレータ4、および基準電圧の供給手段(本例ではDAC)5を基本単位として、これがk個の並列接続されている。なお、図9においては、電圧検出回路1内にDAC5が設けられているように描かれているが、これは模式的に示すものであり、図8に示すように外部から基準電圧Vdacが供給される場合も含む。

[0034]

バイアス電圧 V a を供給する電源 2 と L E D の接続端子 4 3 -1 \sim 4 3 -k との間に、それぞれ発光ダイオード(L E D) D 1 , D 2 , D 3 , \cdots , D k が接続されている。 L E D の接続端子 4 3 -1 \sim 4 3 -k は、それぞれコンパレータ 4 -1 , 4 -2 , 4 -3 , \cdots , 4 -k の一方入力に接続されている。また、L E D の接続端子 4 3 -1 \sim 4 3 -k と接地電圧との間に、それぞれ定電流源 3 -1 , 3 -2 , 3 -3 , \cdots , 3 -k が接続されている。コンパレータ 4 -1 , 4 -2 , 4 -3 , \cdots , 4 -k の他方入力は、電圧(V a -V d a c)が入力されるように D A C 5 を介して電源 2 と接続されている。

[0035]

コンパレータ4-1, 4-2, 4-3, …, 4-k の各出力Outl, Out 2, Out 3, …, Outkに出力回路 7 が接続されている。出力回路 7 は、論理演算部 8 と転送レジスタ部(TR) 9 とを有する。論理演算部 8 と転送レジスタ部(TR) 9 は、電圧検出回路 1 に入力される入力クロック信号 C LK I により駆動される。

論理演算部8は、このコンパレータ出力に基づいてLEDの端子間電圧の特異



点を調べ、その結果を、不良の可能性が高いLEDを検出するための基礎データとして転送レジスタ部9に出力する。ここで、「特異点」とは、端子間電圧のメインの分布端から離れ孤立点となる端子間電圧をいう。

[0036]

論理演算部8は、図10に示すように、k入力のオアゲート回路8Aと、k入力のナンドゲート回路8Bとから構成されている。

オアゲート回路 8 Aの各入力は、コンパレータ出力 O u t 1, O u t 2, O u t 3, …, O u t k がそれぞれ入力可能に、各コンパレータと接続されている。オアゲート回路 8 Aから、信号 S 8 Aが転送レジスタ部 9 に出力される。信号 S 8 Aは、ダイオードの端子間電圧 V d (d=1~k)が基準電圧 V d a c より小さくコンパレータ出力が「H」となるものが、k個のコンパレータ出力のうち1つでもある場合に「H」を出力し、全ての端子間電圧 V d が基準電圧 V d a c 以上の場合に「L」を出力する。この信号 S 8 Aは、分布下端で特異点となる可能性がある端子間電圧の有無を検出し、これはショート不良検出の基礎データとなるものであることから、以下、この信号 S 8 Aを「ショート不良の基礎データ信号」という。

同様に、ナンドゲート回路8Bの各入力は、コンパレータ出力〇ut1,〇ut2,〇ut3,…,〇utkがそれぞれ入力可能に、各コンパレータと接続されている。ナンドゲート回路8Bから、信号S8Bが転送レジスタ部9に出力される。信号S8Bは、ダイオードの端子間電圧Vdが基準電圧Vdac以上でコンパレータ出力が「L」となるものが、k個のコンパレータ出力のうち1つでもある場合に「H」を出力し、全ての端子間電圧Vdが基準電圧Vdacより小さい場合に「L」を出力する。この信号S8Bは、分布上端で特異点となる可能性がある端子間電圧の有無を検出し、これはオープン不良検出の基礎データとなるものであることから、以下、この信号S8Bを「オープン不良の基礎データ信号」という。

[0037]

また、転送レジスタ部 9 に信号(Ch Sel Out)が入力される。この信号(Ch Sel Out)は、図 9 に示すように、各コンパレータ出力に接

続されたk個のスイッチ $SW1\sim SWk$ を入力クロック信号に同期して順次走査(スイッチング)したときに、何番目のパルスにコンパレータ出力の論理が反転しているかを示す信号である。この信号(ChSelOut)により、ショート不良基礎データ信号S8Aまたはオープン不良基礎データ信号S8Bが示す特異点が、どのダイオードに対応しているかの情報が転送レジスタ部9に付与される。

[0038]

転送レジスタ部9は、この信号(Ch Sel Out)と、上記した2つの基礎データ信号S8AおよびS8Bとを入力し、これらの信号の情報を端子42から入力される入力データ信号SDIに付加し、端子49を介して次のドライバICへと送る。このとき転送レジスタ部9は、図8においてカウンタ(CONT)48の出力が「H」となるタイミングに同期し、例えば、そのタイミングよりクロック数パルス遅れたタイミングで出力データ信号SDOを排出する。

以上の電圧比較と基礎データの収集(以下、不良検査という)は、前述した、いわゆるトークン渡しのデータ転送形式によって、順次、直列接続されたドライバIC間で連続的に実行される。

[0039]

図11は、出力回路の他の構成を示す回路ブロック図である。

図11に示す出力回路7は、その論理演算部8と転送レジスタ部9との接続関係が図10の場合と異なる。つまり、論理演算部8に入力され、論理演算に用いられるコンパレータ出力Out1,Out2,Out3,…,Outkがそのまま転送レジスタ部9にも入力されるようになっている。このため、図10に示す信号(Ch Sel Out)は不要であり、その生成のためのスイッチSW1~SWk(図9)も不要である。転送レジスタ部9は、コンパレータ出力Out1,Out2,Out3,…,Outkにより、不良検出の基礎データとLEDとの対応を示す情報を得ることができる。

他の構成およびトークン渡しのデータ転送方法は、図10の場合と同じである

[0040]



先に説明したように、図6に示すコントローラ30は、電圧の比較基準となる基準電圧Vdacを制御する機能を有している。コントローラ30は、まず、通常、LEDの端子間電圧分布にかからないと考えられる、十分に低いあるいは十分に高い基準電圧Vdacを用いて、初段のドライバICに不良検査の開始を指示する。これにより不良検査が環状に循環するように実行される。その結果、最終段のドライバICから、全てのLEDに対し初期の基準電圧Vdacを用いた不良検査のデータが蓄積された信号がコントローラ30に戻される。これを受けて、コントローラ30は、基準電圧Vdacを所定ステップ幅だけ大きくあるいは小さくして、再度、不良検査の循環動作を実行させる。

以上の動作を、基準電圧の変化を所定数のステップ分行っても結果が変わらなくなるまで何度も繰り返すことにより、端子間電圧の分布が測定できる。

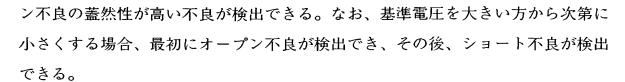
[0041]

本実施の形態で不良の検出に関し、コントローラ30が不良検出を行う場合と、不良検出の機能を持たせた転送レジスタ部9が行う場合とがある。前者の場合、コントローラ30が本発明における"不良検出部"の実施の形態を構成し、後者の場合、電圧検出回路1内の出力回路7が本発明における"不良検出部"の実施の形態を構成する。

[0042]

コントローラ30が不良検出を行う場合、不良検査のデータが最終段のドライバICから入力されるたびに、そのデータを内部の記憶部に蓄積する。コントローラ30は、通常、マイクロコンピュータと内部メモリを有するため、適宜、必要な分布データが揃った段階で割り込み処理として、或いは、最終的に不良検査が終了した時点での処理として、端子間電圧の分布から孤立点を調べる。

例えば基準電圧を小さい方から次第に大きくする場合、最初にショート不良の孤立点が現れる。ある基準電圧を用いた電圧比較でコンパレータ4から「H」が出力された場合、その前後の基準電圧(例えば、1または数ステップ分異なる基準電圧)での検査で、このコンパレータ出力が共に「L」となっていると、当該コンパレータに対応したLEDはショート不良またはショート不良となる蓋然性が高い不良と判断する。同じようにして、分布上端でオープン不良またはオープ



不良の検出結果は、コントローラ30から外部に電気信号として出力される。

[0043]

一方、不良検出を転送レジスタ部9が行う場合、転送レジスタ部自身に、孤立点の判断に必要なだけ検査データを蓄積するためのメモリ容量が必要となる。つまり、例えば±2ステップで孤立点を調べる場合を例とすると、合計で5ステップ分の検査データの履歴を蓄積するメモリ容量が必要となる。

ある基準電圧を用いた電圧比較でコンパレータ4から「H」が出力され、且つ、その前後の±2ステップ分の基準電圧での検査データビットが全て「L」となっていると、そのことを調べる不図示の論理ゲート回路の出力が例えば「H」となり、ショート不良の検出フラグが立つように転送レジスタ部9が構成されている。また、ある基準電圧を用いた電圧比較でコンパレータ4から「L」が出力され、且つ、その前後の±2ステップ分の基準電圧での検査データビットが全て「H」となっていると、そのことを調べる不図示の他の論理ゲート回路の出力が例えば「H」となり、オープン不良の検出フラグが立つように転送レジスタ部9が構成されている。これらショートまたはオープン不良のフラグ情報と、その不良のLEDを特定する情報とが、転送レジスタ部9内で入力データ信号SDIに付加され、出力される。このため、不良が検出された行の不良検出結果の情報がコントローラ30を通過するたびに、コントローラ30から外部に電気信号として排出される。

[0044]

図12(A) ~図12(K) に、不良検出を転送レジスタ部9が行う場合において、不良検出データのシリアル転送を説明する信号のタイミングチャートを示す。ここで、コントローラ30から初段のドライバIC [A] に入力される入力データ信号SDI(A)を図12(A)に、ドライバIC [A] から次のドライバIC [B] に送られるデータ信号SDO [A] = SDI [B] を図12(D)に、ドライバIC [B] から次のドライバIC [C] に送られるデータ信号SD



O[B] = SDI[C] を図12 (F) に、ドライバIC [X-1] から次のドライバIC [X] に送られるデータ信号SDO [X-1] = SDI [X] を図12 (H) に、ドライバIC [X] からコントローラ30に送られるデータ信号SDO [X] を図12 (J) に、それぞれ示す。また、トークン渡しにより転送されるイネーブル信号ENのパルスを図12 (C), (E), (G), (I) および (K) に、クロック信号CLKIを図12 (B) に、それぞれ示す。

[0045]

初段のドライバIC [A] に入力データ信号SDI (A) が入力され、そのイネーブル信号ENI (A) に「H」が立ち上がると、図12 (D) に示すように、例えばクロック信号CLKIの2パルス分遅れたタイミングで、ドライバIC [A] 内の電圧検出回路1内でLEDの端子間電圧検出と不良検出が実行される。この処理は、イネーブル信号ENI (A) の「H」期間内に終了し、転送レジスタ9の出力データ信号SDO [A] が確定する。イネーブル信号ENI (A) の「H」が立ち下がると、図12 (E) に示すように、これに連動して次のイネーブル信号ENI (B) が立ち上がり、つぎの電圧および不良検出の処理がドライバIC [B] 内で実行される。

このような動作が繰り返され、図12(J)において最終段のドライバIC [x] において電圧および不良検出の処理が完了すると、この時点で、ドライバIC [x] の出力データ信号SDO([x] には、1行の全ての不良検出結果が揃った状態となる。この不良検出結果は、図12([x] に示す次のイネーブル信号の立ち上がりをトリガとしてコントローラ30に送られ、外部に電気信号として排出される。

この信号により、どのLEDが不良であり、または、どのLEDが不良となる 危険性が高いかが分かるので、該当するLEDを含む単位画素ユニットを交換す ることが容易にできる。

[0046]

第1および第2の実施の形態によれば、以下の利点が得られる。

第1に、LEDのオフ領域で微少電流を流し、このときのLEDの端子間電圧の違いによりLEDの不良を電気的に検出することにより、従来のLED輝度の



違いにより不良LEDを特定する方法に比べて正確で、かつ、スピーディに不良のLEDを特定することが可能になる。

第2にLEDを単位画素ユニットの基板に実装した後や、LEDディスプレイを設置後の環境下で、特にLED数量が非常に多い場合に、単位画素ユニットを駆動するドライバICを多段接続し、そのドライバIC間を伝送されるシリアルデータ信号にLEDの不良検出結果を搬送させ、前段までの結果を後段へ伝送する。これにより、最終段出力結果のみから、接続された全てのドライバICでLEDの不良検出を行うことが可能になる。その結果、大規模LEDディスプレイを設置後のメンテナンスにかかる時間や労力が軽減出来る。また、大規模LEDディスプレイの出荷検査時に不良検出が容易となり、不良のLEDディスプレイの検査および交換の手間も軽減される。

第3に、1つのドライバICで多くのLEDを駆動する場合でも、LEDの端子間電圧の検出結果の論理和および論理積を演算し、その結果を伝送することにより、より少ない情報で不良LEDに対応した単位画素ユニットを知ることが出来る。

第4に、LEDの端子間電圧の検出結果の論理演算結果とともに、LEDの各端子間電圧またはLEDの識別情報を伝送する事により、不良LEDのあるドライバIC内でどのLEDが不良かを容易に知ることができる。

第5に、いわゆるトークン渡しのデータ転送方式のドライバIC接続配線や構成を最大限に利用して不良検出が行えるため、不良検出のための追加の回路や配線を最小限にし、コスト増を抑制することができる。メンテナンスコストまで含めると、逆に、コスト低減が可能である。

[0047]

【発明の効果】

本発明によれば、発光ダイオードの不良検出を電気的に行うことができる画像 表示装置、駆動回路装置、および不良検出方法を提供することが可能となる。

【図面の簡単な説明】

【図1】

本発明の第1の実施の形態に係り、LED端子間の電流・電圧特性を示すグラ



フである。

[図2]

第1の実施の形態で使用可能な、端子間電圧を検出する電圧検出回路を示す回 路図である。

【図3】

第1の実施の形態で使用可能な、端子間電圧を検出する他の電圧検出回路を示す回路図である。

【図4】

第1の実施の形態に係る駆動回路装置の簡略化された構成を示すブロック図である。

【図5】

本発明の第2の実施の形態に係るLEDディスプレイにおいて、その画像表示 面のLED配列を模式的に示す図である。

【図6】

第2の実施の形態に係るLEDディスプレイにおいて、ドライバICおよびコントローラの接続関係を示すブロック図である。

【図7】

クロック信号をパラレル供給する構成において、任意の1行のドライバICの 並びとコントローラとの接続関係を一般化して示す回路ブロック図である。

【図8】

図7に示すドライバ I C内の回路構成を詳細に示す回路図である。

【図9】

電圧検出回路の構成を示す回路ブロック図である。

【図10】

電圧検出回路内の出力回路の第1の構成例を示す回路ブロック図である。

【図11】

電圧検出回路内の出力回路の第2の構成例を示す回路ブロック図である。

【図12】

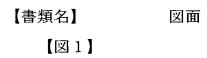
(A) ~ (K) は、不良検出を転送レジスタ部が行う場合において、不良検出

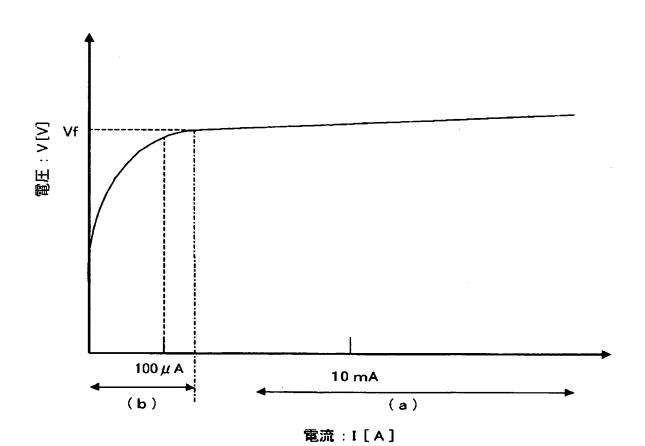


データのシリアル転送を説明する信号のタイミングチャートである。

【符号の説明】

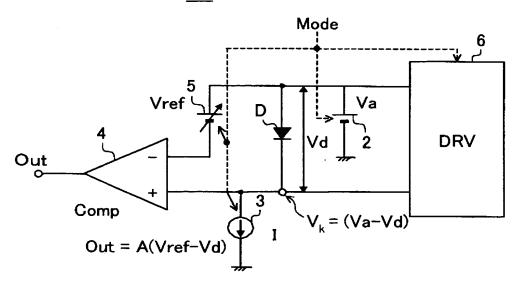
1, 1A, 1B…電圧検出回路、2…電源、3…定電流源、4…コンパレータ、5…基準電圧の供給手段、7…出力回路、8…論理演算回路、8A…オアゲート回路、8B…ナンドゲート回路、9…転送レジスタ部、10…不良検出回路、20…画像表示面、21i_k…単位画素、30…コントローラ、DRIC(又は[A]~[X])…ドライバIC、D…発光ダイオード、Vd…端子間電圧、I…一定電流、Mode…不良検出モードを示す信号、Vref(又はVdac)…基準電圧、SDI…入力データ信号、ENI…入力イネーブル信号





【図2】

<u>1A</u>



1A: 電圧検出回路

2:電源

3:定電流源

4:コンパレータ

5:基準電圧(Vref)の供給手段

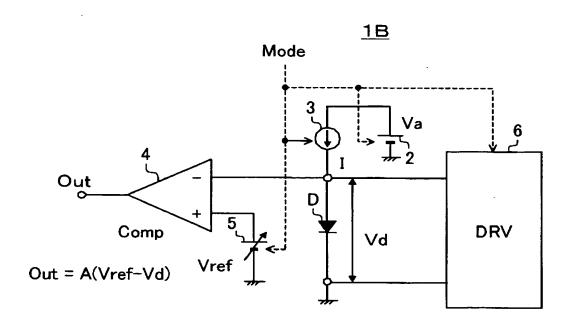
D:発光ダイオード(LED)

Vd:端子間電圧

I:一定電流

Mode:不良検出モードを示す信号





1B:電圧検出回路

2:電源

3:定電流源

4:コンパレータ

5:基準電圧(Vref)の供給手段

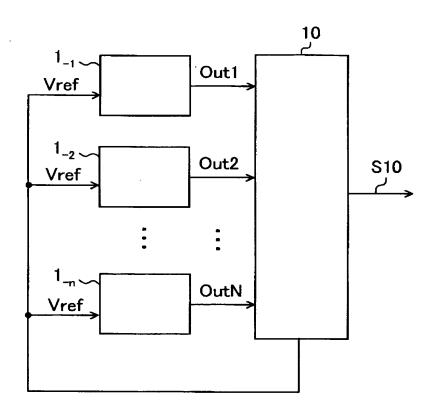
D:発光ダイオード(LED)

Vd: 端子間電圧

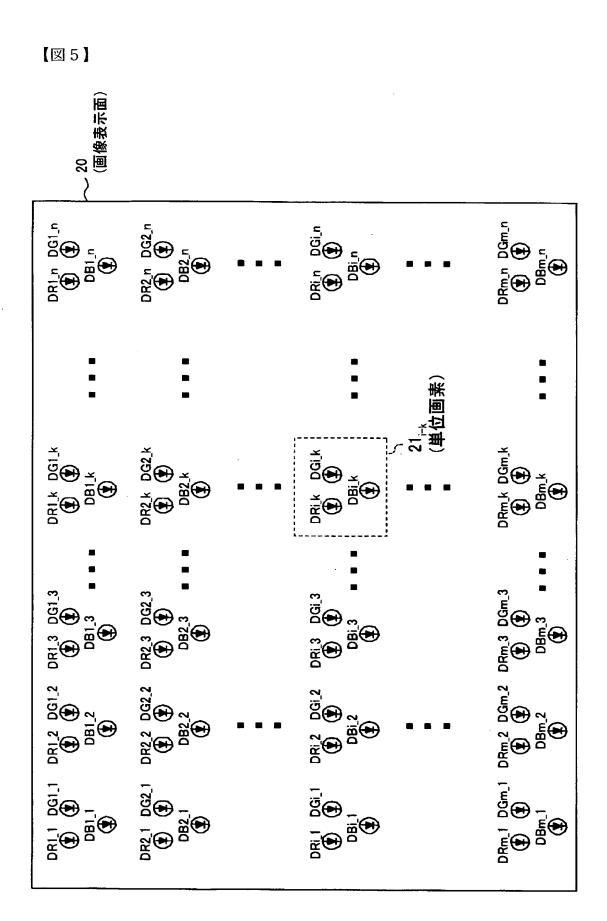
1:一定電流

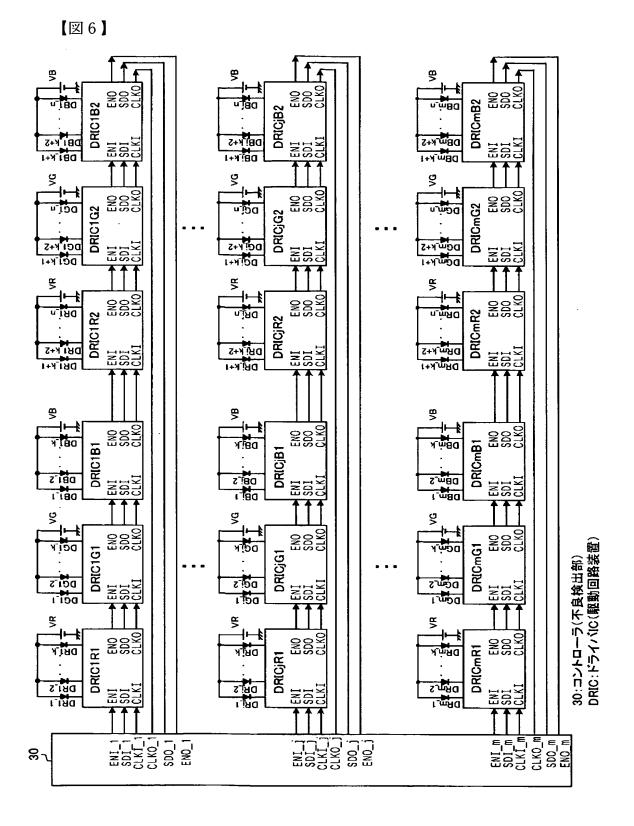
Mode:不良検出モードを示す信号

【図4】

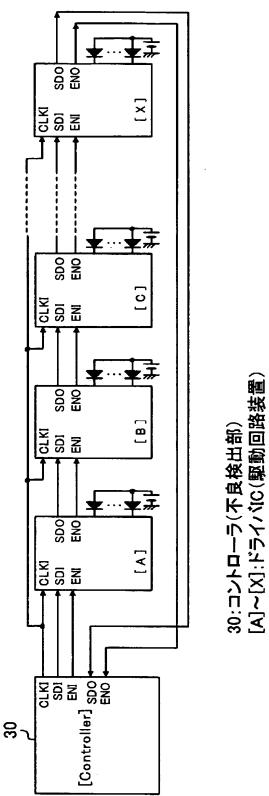


1_₋₁~1__{-N}: 電圧検出回路 10: 不良検出回路

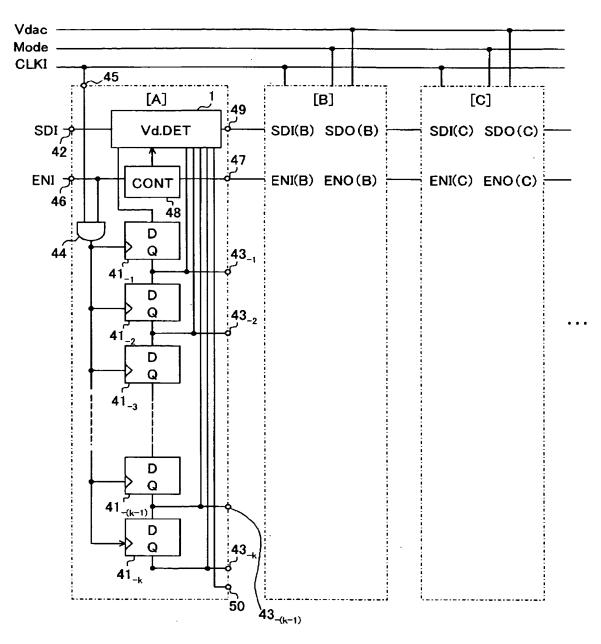




【図7】







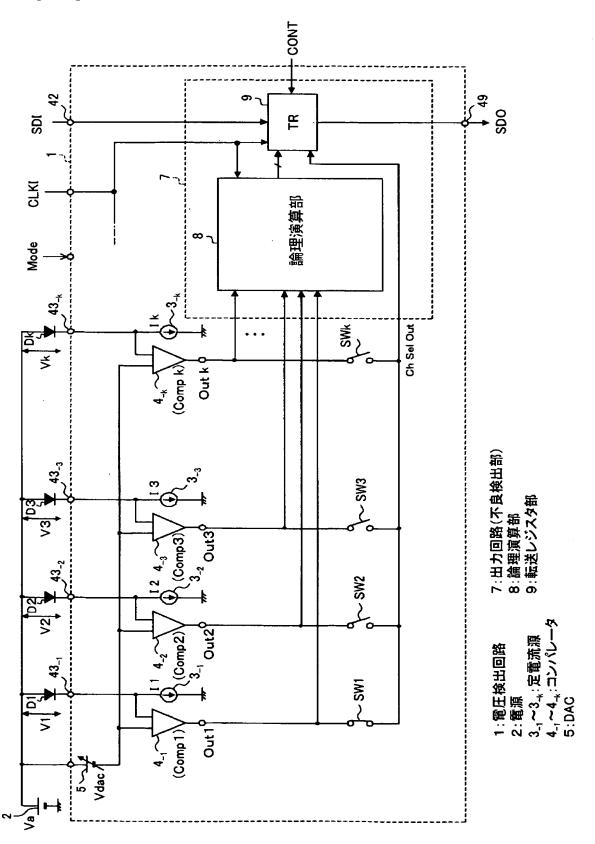
[A]~[C]:ドライバIC(駆動回路装置)

1:電圧検出回路 Vdac:基準電圧

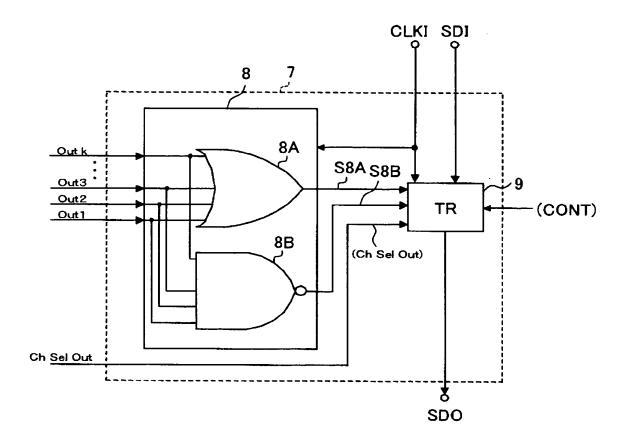
Mode: 不良検出モードを示す信号

SDI: 入力データ信号 ENI: 入力イネーブル信号

【図9】



【図10】

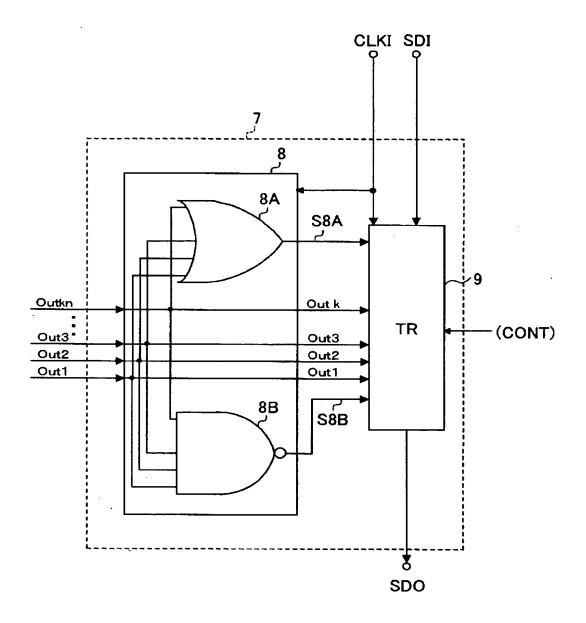


7:出力回路 8:論理演算部 9:転送レジスタ部

Out1~Outk:コンパレータ出力

SDI: 入力データ信号 SDO: 出力データ信号

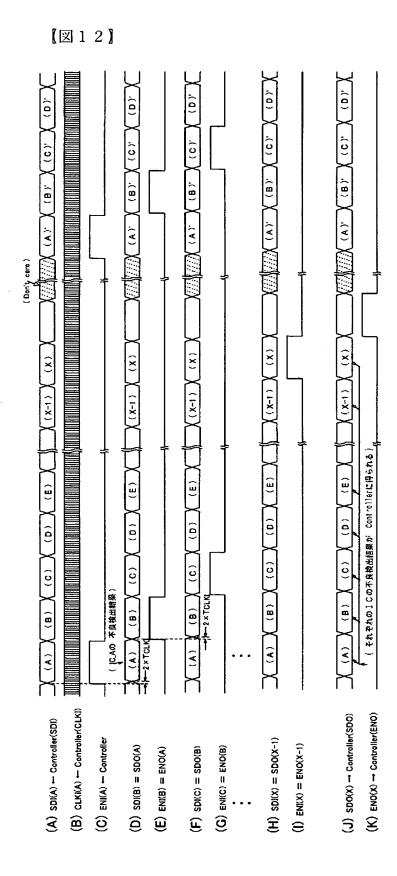
【図11】



7:出力回路 8:論理演算部 9:転送レジスタ部

Out1~Outk:コンパレータ出力

SDI: 入力データ信号 SDO: 出力データ信号



【書類名】 要約書

【要約】

【課題】 大型ディスプレイにおいて、発光ダイオード(LED)の不良検出 を電気的に行う。

【解決手段】 画像表示面に対し所定の配列で配置された複数の発光ダイオード $D1\sim Dk$ と、不良検出モードを示す信号(Mode)の入力に応じて、複数の発光ダイオード $D1\sim Dk$ に順方向電圧(Vf)以下のオフ領域で一定電流 $I1\sim Ik$ を流し、当該一定電流を流した時に現出する発光ダイオードの端子間電圧 $V1\sim Vk$ を検出する電圧検出部($V1\sim Vk$ を付ける不良をでする。これらの構成を有する駆動回路装置(ドライバ $V1\sim Vk$ がシリアル接続され、その最終段から不良検出結果を示す電気信号が出力される。

【選択図】 図9

特願2003-100117

出願人履歴情報

識別番号

[000002185]

1. 変更年月日

1990年 8月30日

[変更理由]

新規登録

住 所

東京都品川区北品川6丁目7番35号

氏 名 ソニー株式会社